## Uputstvo

Pre pristupanja izradi laboratorijske vežbe pročitati dati tekst u celini. Sve što nije precizirano u tekstu zadatka ostavlja se studentima da definišu i obrazlože svoj izbor. Ukoliko su postavljeni kontradiktorni zahtevi, od studenata se očekuje da uvedu razumnu pretpostavku, jasno je obrazlože komentarima u izvornom kodu i nastave da na njoj izgrađuju preostali deo rešenja.

Laboratorijska vežba se radi 150 minuta. Ocenjivanje se u potpunosti vrši na licu mesta. Prvih 60 minuta nije dozvoljeno napuštati laboratoriju. Laboratorijska vežba nosi 30 poena. Komunikacija nije dozvoljena. Literatura se nalazi na mrežnom disku sa materijalima.

# Zadatak – Verilog 1

Sastaviti na jeziku *Verilog* modul koji uključuje diode. Asinhroni reset povezati na prekidač ***sw0***.

## 1. Faza (5 poena, pločica)

Implementirati uređaj koji uključuje diode ***ledg4*** do ***ledg0***. Inicijalno su sve diode isključene. Pritiskom na dugme ***button2*** uključuje se jedna po jedna dioda. Diode treba uključivati prema sledećem redosledu: ***ledg0***, ***ledg4***, ***ledg1***, ***ledg3***, ***ledg2***, ***ledg1***, ***ledg3***, ***ledg0***, ***ledg4***. Sledećim pritiskom na dugme ***button2*** isključuje se ***ledg4***, nakon čega se uključivanje dioda ponovo vrši prema istom redosledu. U svakom trenutku uključena je najviše jedna dioda.

## 2. Faza (5 poena, pločica)

Unaprediti uređaj iz prethodne faze tako da ima dva moda rada. Pritiskom na dugme ***button1*** se ciklično menja mod rada u kojem se uređaj trenutno nalazi. U prvom modu rada uređaj vrši funkcionalnost opisanu u fazi 1. U drugom modu rada sve diode su inicijalno isključene. Pritiskom na dugme ***button2*** diode prvo treba uključivati prema sledećem redosledu: ***ledg4***, ***ledg3***, ***ledg2***, ***ledg1***, ***ledg0***. U ovom trenutku uključno je svih 5 dioda. Pritiskom na dugme ***button2*** diode zatim treba isključivati u obrnutom redosledu od redosleda uključivanja (poslednje uključenu diodu treba prvu isključiti). Kada sve diode budu isključene moguće je ponovo započeti opisani ciklus uključivanja i isključivanja dioda. Prilikom prelaska iz jednog moda rada u drugi, uključene diode moraju biti iste one koje su bile uključene neposredno pre prelaska u dati mod rada.

## 3. Faza (5 poena, pločica)

Unaprediti uređaj iz prethodne faze dodavanjem mogućnosti uključivanja dioda na svakih pola sekunde bez intervencije korisnika. Redosled uključivanja dioda odgovara modu rada u kojem se uređaj nalazi. Periodično uključivanje dioda se aktivira i deaktivira pritiskom na dugme ***button0***. Prelaskom u neki drugi mod rada, aktivirano periodično uključivanje dioda se pauzira za mod koji se napušta, sve dok se uređaj ponovo ne nađe u datom modu.

## 4. Faza (5 poena, pločica)

Napraviti uređaj koji sadrži dva identična uređaja iz faze 3. Poduređaji uključuju diode ***ledg9*** do ***ledg5*** i ***ledg4*** do ***ledg0***. Prekidačima ***sw8*** i ***sw7***kontroliše se koji poduređaj reaguje na dugmad. Za trenutno selektovani poduređaj treba prikazati slovo ***S*** na odgovarajućem *7-seg* displeju.

## 5. Faza (5 poena, simulator)

Napraviti *testbench* koji sadrži modul iz faze 3. *Testbench* treba da generiše barem 1000 pritisaka dugmadi. U svakom modu rada treba se zadržati 10 perioda signala takta. Vreme čekanja sa pola sekunde skratiti na 2 periode signala takta. Prilikom simulacije prikazati vremenski oblik svih bitnih signala u okviru datog *testbench*.

## 6. Faza (5 poena, simulator)

Unaprediti *testbench* iz faze 5 tako da vrši proveru da li su izlazni podaci tačni.